

QA レポート

研究題名：FPGA 用 ARM プロセッサコアの設計
主任指導教官：児玉祐悦
発表日時：2012 年 12 月 20 日

質問 1:

メインメモリのコントローラはどうしますか？

発表時の回答：

それはこれからの課題です。

改善した回答：

FPGA のメーカ (ALTERA) が提供しているメインメモリコントローラ IP を使う予定です。

質問 2:

提案プロセッサをどのように評価しますか？

発表時の回答：

シングルコアの場合、ARM プロセッサと交換性があり、ARM のコンパイラを使い、既存のプログラムをコンパイルし、性能評価する予定です。
マルチコアの場合は思案中です。

改善した回答：

シングルコアの場合、ARM プロセッサと交換性があり、ARM のコンパイラを使い、既存のプログラムをコンパイルし、性能評価する予定です。
マルチコアの場合は今の段階は手動でアセンブリコードを書いて、性能評価を行う予定です。将来的にはコンパイラを作ることも視野に入れている。

質問 3:

一番大変のことを教えてください？

発表時の回答：

命令ウィンドウが一番大変です。

改善した回答：

スクラッチ設計なので、設計、回路の記述、シミュレーション、実装などが全部一人でやらなければいけません。やることがありすぎて、大変です。